

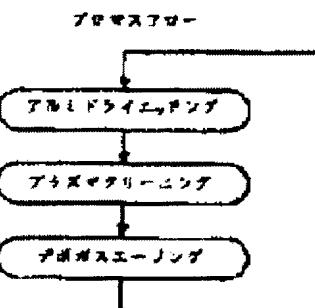
MANUFACTURE OF SEMICONDUCTOR DEVICE

Patent number: JP4313223
Publication date: 1992-11-05
Inventor: IOKA SATOSHI
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- **international:** H01L21/302; H01L21/3065; H01L21/02; (IPC1-7): H01L21/302
- **european:**
Application number: JP19910071328 19910404
Priority number(s): JP19910071328 19910404

[Report a data error here](#)

Abstract of JP4313223

PURPOSE: To obtain a semiconductor device which eliminates the influence by the cleaning operation of a treatment chamber by a plasma discharge at a process prior to an anisotropic dry etching operation when the etching operation is performed, which always eliminates a side etching operation and to which a pattern has been transcribed accurately. **CONSTITUTION:** A deposition gas whose component is close to that of a resist film is introduced into a treatment chamber until a cleaning process to clean the inside of an etching treatment chamber is shifted to an etching process to etch a film to be processed such as an aluminum alloy or the like; a plasma discharge is executed. Thereby, an aging process to deposit its reaction product on the inner wall of the treatment chamber is provided.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-313223

(43)公開日 平成4年(1992)11月5日

(51)Int.Cl.⁵
H 01 L 21/302

識別記号 序内整理番号
J 7353-4M
G 7353-4M

F I

技術表示箇所

審査請求 未請求 請求項の数 1 (全 4 頁)

(21)出願番号

特開平3-71328

(22)出願日

平成3年(1991)4月4日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 井岡 敏

伊丹市瑞原4丁目1番地 三菱電機株式会
社北伊丹製作所内

(74)代理人 弁理士 高田 守 (外1名)

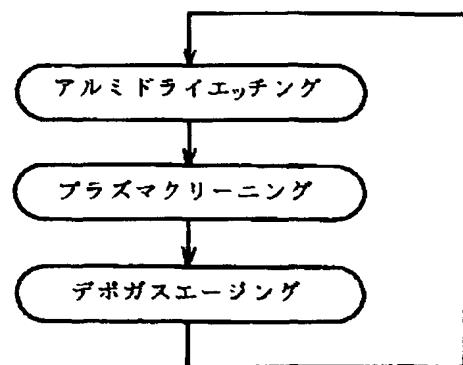
(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】 異方性ドライエッティングを行う場合に、その前工程でのプラズマ放電による処理室のクリーニングの影響を無くして常にサイドエッティングの無い正確にパターン転写された半導体装置が得られるようとする。

【構成】 エッティングの処理室内をクリーニングするクリーニング工程から、アルミ合金等の被加工膜をドライエッティングするエッティング工程に移行するまでの間に、レジスト膜に近似した成分をもつ堆積性ガスを処理室内に導入してプラズマ放電することで処理室内壁にその反応生成物を付着させるエージング工程を設けた。

プロセスフロー



1

【特許請求の範囲】

【請求項1】 FCl_3 (三塩化ホウ素)や Cl_2 (塩素)などの非堆積性ガスを用いてアルミ合金等の被加工膜をドライエッティングするエッティング工程と、このドライエッティングのための処理室内壁に付着した反応生成物をプラズマ放電により除去するクリーニング工程とを繰り返して行う半導体装置の製造方法において、前記クリーニング工程からエッティング工程へ移行するまでの間に、前記レジスト膜に近似した成分をもつ堆積性ガスを前記処理室内に導入してプラズマ放電するエージング工程を設けたことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置の異方性ドライエッティングによる微細加工技術の改良に関する。

【0002】

【従来の技術】 図2は、半導体装置の異方性ドライエッティングを行った状態を示す断面図で、1は下地の酸化膜、2は被加工膜(この例ではアルミ合金膜)、3はレジスト膜3である。

【0003】 このような半導体装置を製造するには、従来、図3に示すような工程が採られることがある。

【0004】 この製造方法では、まず、半導体ウェハーを処理室内に配置するとともに、この処理室内に被加工膜2のエッティングガスとして、たとえば FCl_3 (三塩化ホウ素)や Cl_2 (塩素)などの非堆積性ガスを導入し、反応性イオンエッティング(RIE)などのドライエッティングを行う。

【0005】 このドライエッティングによって処理室内壁には、レジスト膜3の主成分であるC(炭素)などの元素を主体とした反応生成物が付着するが、このような反応生成物をそのまま長期間放置していると、それが不意に処理室内壁から剥離して浮遊する結果、所望のエッティングができなくなるなどの不具合を生じる。

【0006】 そのため、ドライエッティングが終了すると、次に、 Cl_2 ガスと O_2 ガスとを導入してプラズマ放電することで処理室内壁に付着している反応生成物を除去するようにしている。

【0007】 そして、クリーニングが終了すれば、再度、ドライエッティングを行う。

【0008】

【発明が解決しようとする課題】 ところで、上記のエッティング工程においては、一枚の半導体ウェハーのみを処理するのではなく、一つの半導体ウェハーの処理が終了するたびに未処理の半導体ウェハーを新たに処理室内に挿入して連続的に処理が行われる(たとえば25枚程度の半導体ウェハーが連続的に処理される)。

【0009】 このようなエッティング処理の過程において、半導体ウェハーの処理が既に多数枚完了している状態では、処理室内壁にレジスト膜の主成分であるCを主

2

体とした反応生成物がある程度付着し、この反応生成物がさらに分解して被加工膜2の側面にも付着するためサイドエッティングが抑制され、図2に示すような良好な異方性エッティングが行われる。これに対して、処理室のクリーニングをしてから半導体ウェハーのエッティング処理を再開した直後の状態では、処理室内壁には未だ反応生成物が十分に付着しておらず、レジスト膜3の分解物のみが被加工膜2の側面に付着するだけなので、サイドエッティングの抑制効果が不十分となる。その結果、図4に示すように、パターン転写が不正確になる。

【0010】 このようなサイドエッティングの発生を有効に防止するには、エッティングガスとして、 CCl_4 (四塩化炭素)などの堆積性ガスを用いる方法が考えられる。

【0011】 この種の堆積性ガスは、ドライエッティングの過程で、これが分解して非加工膜2の側面に付着するので、サイドエッティングが抑制されるものの、堆積性ガスが分解して生じた反応生成物は同時に処理室内壁にも堆積する。しかも、堆積性ガスは多数の半導体ウェハーをドライエッティングする過程で常時供給されているので、その堆積量は、非堆積性ガスを用いる場合よりもはるかに多くなる。したがって、次の工程でプラズマ放電によるクリーニングを行っても、十分に除去することができない。そのため、処理室内壁への堆積量が次第に増加し、この結果、上述したように、その反応生成物が不意に処理室内壁から剥離して浮遊し、半導体ウェハーのエッティングを阻害することになる。

【0012】

【課題を解決するための手段】 本発明は、上述した課題を解決するためになされたものであって、非堆積性ガスを用いてアルミ合金等の被加工膜をドライエッティングする場合に、その前工程のプラズマ放電によるクリーニングの影響をなくして、常にサイドエッティングの無い正確にパターン転写された半導体装置が得られるようにするものである。

【0013】 そのため、本発明は、 FCl_3 (三塩化ホウ素)や Cl_2 (塩素)などの非堆積性ガスを用いてアルミ合金等の被加工膜をドライエッティングするエッティング工程と、このドライエッティングのための処理室内壁に付着した反応生成物をプラズマ放電により除去するクリーニング工程とを繰り返して行う半導体装置の製造方法において、クリーニング工程からエッティング工程へ移行するまでの間に、前記レジスト膜に近似した成分をもつ堆積性ガスを前記処理室内に導入してプラズマ放電するエージング工程を設けたものである。

【0014】

【作用】 本発明の製造方法によれば、ドライエッティングを行う前に予めレジスト膜に近似した成分をもつ堆積性ガスの反応生成物が処理室内壁に付着しているので、ドライエッティングを行うときには、最初から、異方性エッティングに必要となるその反応生成物が分解して被加工膜

3

の側壁に供給される。そのため、サイドエッティングが良好に抑制され、精度良い転写パターンが得られることになる。

【0015】

【実施例】本発明の半導体装置の製造方法の工程を、図1に示すフローチャートを参照して説明する。なお、ここでは、ドライエッティングの対象となる被加工膜としてアルミ合金を用いている。

【0016】この製造方法では、従来と同様に、 FCl_3 や Cl_2 などの非堆積性ガスを用いて被加工膜(アルミ合金)2をドライエッティングするエッティング工程と、このドライエッティングのために処理室内壁に付着した反応生成物を Cl_2 ガスと O_2 ガスとをプラズマ放電することにより除去するクリーニング工程を含むとともに、さらに、クリーニング工程からエッティング工程へ移行するまでの間に、レジスト膜3に近似した成分をもつ堆積性ガスを処理室内に導入してプラズマ放電するエージング工程を設けた点に特徴がある。

【0017】本例の場合、レジスト膜3はCを主成分としているので、エージング工程で使用する堆積性ガスとしては、 CCl_4 (四塩化炭素)を用いる。

【0018】この実施例の製造方法では、エッティング工程の前にエージング工程において、堆積性ガスである CCl_4 ガスがプラズマ放電されるため、その反応生成物(CCl_4)がクリーニング後の処理室の内壁に付着する。しかも、この反応生成物は、ドライエッティングの処理と切り離して行われるために、処理室内壁への付着力が強く、物理的に剥離する恐れが少ない。

【0019】次いで、ドライエッティングが行われるが、この場合、既に処理室の内壁にはレジスト膜に近似した

Cを主成分とした反応生成物が付着しているので、最初の半導体ウェハーを処理するときから、異方性エッティングに必要となるその反応生成物が分解して被加工膜2の側壁に供給される。そのため、サイドエッティングが良好に抑制され、精度良い転写パターンが得られることになる。

【0020】なお、この実施例では、被加工膜2としてアルミ合金をドライエッティングする場合について説明したが、これに限定されるものではなく、たとえば、ポリシリコン膜や酸化膜などの被加工膜をドライエッティングする場合にも、本発明を適用することができる。

【0021】

【発明の効果】本発明によれば、非堆積性ガスを用いてアルミ合金等の被加工膜をドライエッティングする場合に、その前工程でのプラズマ放電によるクリーニングの影響を無くすことができるため、常にサイドエッティングの無い正確にパターン転写された半導体装置が得られるようになる。

【図面の簡単な説明】

【図1】本発明の半導体装置の製造方法の工程を示すフローチャートである。

【図2】半導体装置の異方性エッティングが良好な場合の断面図である。

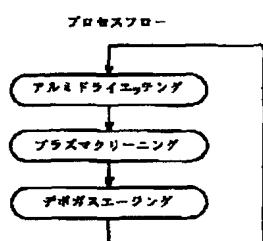
【図3】従来の半導体装置の製造方法の工程を示すフローチャートである。

【図4】半導体装置の異方性エッティングが不良の場合の断面図である。

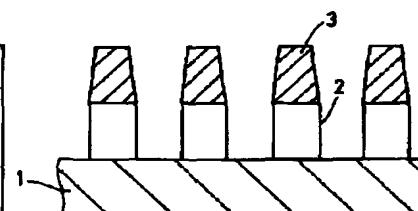
【符号の説明】

1…酸化膜、2…被加工膜(アルミ合金)、3…レジスト膜。

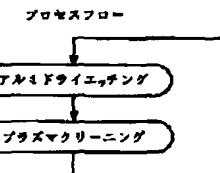
【図1】



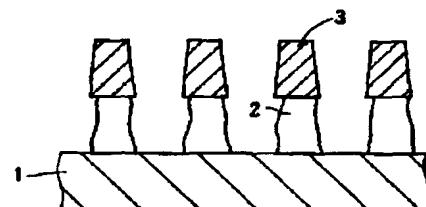
【図2】



【図3】



【図4】



【手続補正書】

【提出日】平成3年11月27日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項1

【補正方法】変更

【補正内容】

【請求項1】 BC1:(三塩化ホウ素)やCl₂(塩素)などの非堆積性ガスを用いてアルミ合金等の被加工膜をドライエッティングするエッティング工程と、このドライエッティングのための処理室内壁に付着した反応生成物をプラズマ放電により除去するクリーニング工程とを繰り返して行う半導体装置の製造方法において、前記クリーニング工程からエッティング工程へ移行するまでの間に、前記レジスト膜に近似した成分をもつ堆積性ガスを前記処理室内に導入してプラズマ放電するエージング工程を設けたことを特徴とする半導体装置の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0002

【補正方法】変更

【補正内容】

【0002】

【従来の技術】図2は、半導体装置の異方性ドライエッティングを行った状態を示す断面図で、1は下地の酸化膜、2は被加工膜(この例ではアルミ合金膜)、3はレジスト膜である。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0004

【補正方法】変更

【補正内容】

【0004】この製造方法では、まず、半導体ウェハーを処理室内に配置するとともに、この処理室内に被加工膜2のエッティングガスとして、たとえばBC1:(三塩化

ホウ素)やCl₂(塩素)などの非堆積性ガスを導入し、反応性イオンエッティング(RIE)などのドライエッティングを行う。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正内容】

【0013】そのため、本発明は、BC1:(三塩化ホウ素)やCl₂(塩素)などの非堆積性ガスを用いてアルミ合金等の被加工膜をドライエッティングするエッティング工程と、このドライエッティングのための処理室内壁に付着した反応生成物をプラズマ放電により除去するクリーニング工程とを繰り返して行う半導体装置の製造方法において、クリーニング工程からエッティング工程へ移行するまでの間に、前記レジスト膜に近似した成分をもつ堆積性ガスを前記処理室内に導入してプラズマ放電するエージング工程を設けたものである。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正内容】

【0016】この製造方法では、従来と同様に、BC1:(三塩化ホウ素)やCl₂(塩素)などの非堆積性ガスを用いて被加工膜(アルミ合金)2をドライエッティングするエッティング工程と、このドライエッティングのために処理室内壁に付着した反応生成物をCl₂ガスとO₂ガスとをプラズマ放電することにより除去するクリーニング工程を含むとともに、さらに、クリーニング工程からエッティング工程へ移行するまでの間に、レジスト膜3に近似した成分をもつ堆積性ガスを処理室内に導入してプラズマ放電するエージング工程を設けた点に特徴がある。